

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

Attorney Docket No.: 40296-0002

Applicant: Myeong Ju KWON et al.

Confirmation No.:

Appl. No.: Unassigned

Examiner: Unassigned

Filing Date: July 25, 2003

Art Unit: Unassigned

Title: VOLTAGE GENERATOR WITH REDUCED NOISE

**CLAIM FOR CONVENTION PRIORITY**

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Sir:

The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested, and the right of priority provided in 35 U.S.C. § 119 is hereby claimed. In support of this claim, filed herewith is a certified copy of said original foreign application:

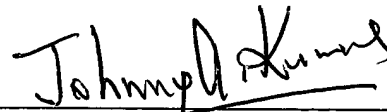
**Korean Patent Application No. 10-2002-0075290 filed November 29, 2002**

Respectfully submitted,

Date: July 25, 2003

HELLER EHRMAN WHITE &  
MCAULIFFE  
1666 K Street, N.W., Suite 300  
Washington, DC 20006  
Telephone: (202) 912-2000  
Facsimile: (202) 912-2020

By



Johnny A. Kumar

Attorney for Applicant  
Registration No. 34,649  
Customer No. 26633

# 대한민국 특허청

## KOREAN INTELLECTUAL PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원번호 : 10-2002-0075290  
Application Number

출원년월일 : 2002년 11월 29일  
Date of Application NOV 29, 2002

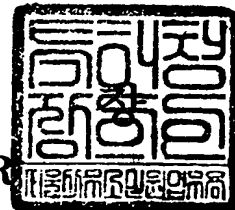
출원인 : 주식회사 하이닉스반도체  
Applicant(s) Hynix Semiconductor Inc.



2003 년 05 월 21 일

특 허 청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0002
【제출일자】	2002.11.29
【국제특허분류】	H01L
【발명의 명칭】	노이즈를 감소시킨 전압 발생장치
【발명의 영문명칭】	Voltage Generator with Reduced Noise
【출원인】	
【명칭】	주식회사 하이닉스반도체
【출원인코드】	1-1998-004569-8
【대리인】	
【성명】	이후동
【대리인코드】	9-1998-000649-0
【포괄위임등록번호】	1999-058167-2
【대리인】	
【성명】	이정훈
【대리인코드】	9-1998-000350-5
【포괄위임등록번호】	1999-054155-9
【발명자】	
【성명의 국문표기】	권명주
【성명의 영문표기】	KWON, Myeong Ju
【주민등록번호】	770912-2066627
【우편번호】	137-074
【주소】	서울특별시 서초구 서초4동 금호아파트 가-1107
【국적】	KR
【발명자】	
【성명의 국문표기】	이재진
【성명의 영문표기】	LEE, Jae Jin
【주민등록번호】	631030-1380715

【우편번호】 467-854

【주소】 경기도 이천시 대월면 사동리 현대5차아파트 501-401

【국적】 KR

【심사청구】 청구

【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인  
이후동 (인) 대리인  
이정훈 (인)

【수수료】

【기본출원료】	20 면	29,000 원
【가산출원료】	0 면	0 원
【우선권주장료】	0 건	0 원
【심사청구료】	7 항	333,000 원
【합계】		362,000 원

【첨부서류】 1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

본 발명에 의한 전압 발생장치는 출력전압이 제1 레벨 이하인 동안에 활성화되는 제1 감지신호 및 상기 출력전압이 상기 제1 레벨보다 낮은 제2 레벨이하인 동안에 활성화되는 제2 감지신호를 출력하는 감지기; 상기 제1 감지신호가 활성화되고 상기 제2 감지신호가 활성화되지 않은 상태에서 상기 동작 명령 신호가 입력되면 활성화되어 상기 동작 명령 신호의 종류에 따라 정해진 시간만큼 활성화 상태가 유지되는 제1 제어신호를 출력하고, 상기 제2 감지신호가 활성화되었을 때 활성화되는 제2 제어신호를 출력하는 제어기; 상기 제1 제어신호가 활성화 상태일 때 상기 출력전압을 부스트하는 서브 부스트 회로; 및 상기 제2 제어신호가 활성화 상태일 때 상기 출력전압을 부스트하는 메인 부스트 회로를 포함한다.

**【대표도】**

도 4

**【명세서】****【발명의 명칭】**

노이즈를 감소시킨 전압 발생장치{Voltage Generator with Reduced Noise}

**【도면의 간단한 설명】**

도 1은 종래 기술에 의한 전압 발생장치의 구성을 나타내는 블록도.

도 2는 종래 기술에 의한 전압 발생장치의 회로도.

도 3은 종래 기술에 의한 전압 발생장치의 동작 타이밍도.

도 4는 본 발명에 의한 전압 발생장치의 구성을 나타내는 블록도.

도 5는 본 발명에 의한 전압 발생장치의 동작 타이밍도.

도 6은 본 발명에 의한 전압 발생장치의 회로도.

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <7> 본 발명은 반도체 장치의 전압 발생장치에 관한 것으로서, 특히 전하 펌핑 방식을 이용하여 노이즈를 감소시킬 수 있도록 구성된 전압 발생장치에 관한 것이다.
- <8> 종래의 DRAM에서는 문턱전압의 손실 없이 워드라인, 비트라인 등을 구동하는 고전압( $V_{pp}$ )을 발생시키기 위해서 전하를 펌핑하는 방법을 사용한다. DRAM의 동작 중 예를 들어 워드라인을 구동하거나 비트라인을 프리차지하는 경우에는 많은 에너지가 소모되고 이로 인하여 구동전압인  $V_{pp}$ 의 레벨이 떨어지는 문제가 발생한다. 이때 종래의 기술에서

는  $V_{pp}$ 의 레벨이 목표레벨 이하로 떨어지는 경우에 이를 감지하여 전하를 펌핑함으로써  $V_{pp}$ 의 레벨을 유지한다.

<9> 도 1은 종래 기술에 의한 전압 발생장치를 나타내는 블록도이다. 종래 기술에 의한 전압 발생장치는 전압( $V_{pp}$ )의 레벨을 감지하는 감지기(10), 감지기(10)의 출력에 응답하는 발진기(20), 발진기(20)의 출력에 응답하는 제어 드라이버(30), 및 제어 드라이버(30)의 출력에 응답하여 전하를 펌핑함으로써 전압( $V_{pp}$ )을 출력하는 펌프(40)로 구성된다.

<10> 이러한 종래의 회로에서는 전압( $V_{pp}$ )이 목표 레벨 이하로 떨어져야 비로소 펌핑을 시작하므로 적어도 감지기(10)의 응답시간이 지난 후에 펌프(40)가 동작하는 문제가 있었다. 따라서 응답시간 동안에는 여전히 전압( $V_{pp}$ )의 레벨이 떨어지는 것을 감수해야만 했다.

<11> 도 2는 도 1에 도시된 종래의 전압 발생장치의 회로를 나타낸다. 감지기(10)는  $V_{pp}$ 를 분배하여 얻은 전압( $V_{pps}$ )을 기준전압( $V_{rc}$ )과 비교하여  $V_{pps}$ 가  $V_{rc}$ 보다 큰 경우에는 "로우"를 출력하고 그 반대의 경우에는 "하이"를 출력한다. 전압  $V_{pps}$ 는 다음 식으로 주어진다.

<12> [수학식 1]

$$<13> \quad V_{pps} = \frac{R_3 + R_4}{R_1 + R_2 + R_3 + R_4} \times V_{pp}$$

<14> 감지기(10)의 출력이 "로우"인 경우, 즉  $V_{pps}$ 가  $V_{rc}$ 보다 작은 경우에

발진기(20)에서 진동신호가 출력된다. 발진기(20)에서 진동신호가 출력되면 제어 드라이버(30)는 펌프(40)에 제어 신호 p1, p2, g1, 및 g2를 제공한다. 펌프(40)는 p1, p2, g1, 및 g2에 의해 제어되어  $V_{pp}$ 를 출력한다. 제어신호 p1과 p2는 각각 커패시터 C1과 C2를 프리차지하는 역할을 한다. 제어신호 g1과 g2는 C1과 C2에 저장된 전하를 전송함으로써 외부에서 인가된 전압( $V_{ext}$ )보다 높은 전압( $V_{pp}$ )을 출력한다.

<15> 도 3은 종래의 전압 발생장치의 동작을 나타내는 타이밍도이다. 워드라인을 활성화하거나 비트라인을 프리차지하는 동작을 수행하는 경우 전압( $V_{pp}$ )의 레벨이 감소하기 시작한다. t1은 감지기(10)가 전압( $V_{pp}$ )이 목표 레벨에 도달했음을 감지한 시점이고, t2는 전하를 펌핑하기 시작하는 시점이다. t1에서 t2사이의 시간은 목표 레벨을 감지한 후 펌핑을 시작하여 전압( $V_{pp}$ )을 상승시키는 데까지 걸린 회로의 응답시간이다. 감지기는 t3에서 전압( $V_{pp}$ )의 레벨이 복구되었음을 감지하고 전하 펌핑을 멈추라는 신호를 보낸다. 그러나 회로의 응답 시간 때문에 실제 펌핑은 t4에서 끝나게 된다. 이후에서는 동일한 과정이 반복된다.

<16> 이와 같이 종래의 전압 발생장치에서는 감지기(10)에서 실제로 목표레벨을 감지하는 시점과 펌프(40)가 동작을 시작 또는 정지하는 시점 사이에 차이가 있어서 전압( $V_{pp}$ )의 변동( $\Delta V_{pp}$ )이 크게 되고, 불필요한 전력이 낭비되는 문제가 있었다. 특히 이러한 전압의 변동은 노이즈로서 작용하여 전원의 안정성 측면에서 문제가 있었다.

#### 【발명이 이루고자 하는 기술적 과제】

<17> 본 발명에서는 이러한 종래 기술의 문제점을 해결하고자 전압( $V_{pp}$ )이 목표레벨에 도달하기 전의 소정의 레벨이 되면, DRAM의 동작 종류에 따라 정해진 소정의 전하량을 미리 펌핑하여 사용함으로써 전압( $V_{pp}$ )의 변동을 줄이고자 한다.



## 【발명의 구성 및 작용】

- <18> 본 발명에 의한 전압 발생장치는 출력전압이 제1 레벨 이하인 동안에 활성화되는 제1 감지신호 및 상기 출력전압이 상기 제1 레벨보다 낮은 제2 레벨이하인 동안에 활성화되는 제2 감지신호를 출력하는 감지기; 상기 제1 감지신호가 활성화되고 상기 제2 감지신호가 활성화되지 않은 상태에서 상기 동작 명령 신호가 입력되면 활성화되어 상기 동작 명령 신호의 종류에 따라 정해진 시간만큼 활성화 상태가 유지되는 제1 제어신호를 출력하고, 상기 제2 감지신호가 활성화되었을 때 활성화되는 제2 제어신호를 출력하는 제어기; 상기 제1 제어신호가 활성화 상태일 때 상기 출력전압을 부스트하는 서브 부스트 장치; 및 상기 제2 제어신호가 활성화 상태일 때 상기 출력전압을 부스트하는 메인 부스트 회로를 포함한다.
- <19> 본 발명의 기본적인 원리는 다음과 같다.  $V_{pp}$ 의 레벨이 떨어지는 경우는 명령 수행에 의한 경우와 전하의 누출에 의한 경우로 나뉜다. 명령 수행에서 발생하는 전하량의 소모는 시뮬레이션 등에 의하여 소모시점과 소모량을 예측할 수 있다. 이렇게 예측된 양의 전하를 사전에 펌핑하여 사용함으로써  $V_{pp}$  레벨의 변동을 줄일 수 있다. 또한  $V_{pp}$  레벨이 목표 레벨 이상으로 과도하게 상승하는 것을 방지하기 위하여 목표 레벨 위에 사전 감지 레벨을 설정하고,  $V_{pp}$  레벨이 사전 감지 레벨 이하가 되는 경우에만 전하를 미리 펌핑하도록 한다.
- <20> 종래의 전압 발생장치와는 달리 본 발명에 의한 전압 발생장치에서는  $V_{pp}$ 를 두 레벨에서 감지한다. 하나는 목표 레벨이고, 또 하나는 목표 레벨보다 높은 사전 감지 레벨이다. 본 발명에서는  $V_{pp}$ 가 사전 감지 레벨을 지나 목표 레벨에 도달하기 전에 동작 명

령이 입력되는 경우, 동작 명령을 해석하여 동작에 소모되는 전하를 미리 펌핑함으로써 Vpp 레벨의 변동을 줄임으로써 노이즈를 줄이게 된다.

<21> Vpp를 사용하는 동작에서 소모되는 전하량은 시뮬레이션 및 측정을 통하여 알 수 있다. 예를 들어 동작 명령이 워드라인 활성화 명령과 비트라인을 프리차지 하는 명령이라고 가정하자. 시뮬레이션을 통해 얻은 값으로서 워드라인이 활성화될 경우에 소모하는 전하량을 Q1이라고 하고, 부하의 용량(Reservoir Capacitance)을 C1이라고 하자. 그러면 워드라인이 활성화될 때 Vpp의 변화량은  $Q1/C1$ 이 된다. 또한 프리차지 동작에서 소모하는 Vpp 전하를 Q2라고 하면 이때의 Vpp 변화량은  $Q2/C1$ 이 된다.

<22> 만일 실제 소모되는 전하량이 예상 소모량보다 크다면 Vpp 레벨이 목표 레벨 이하가 되었을 때는 종래의 전압 발생장치와 같은 방법으로 전하 펌핑을 수행한다. 실제 소모량이 예상 소모량보다 작은 경우에는 Vpp 레벨이 목표 레벨 이상을 유지하게 되므로 DRAM은 정상 동작을 수행한다. 또한 Vpp 레벨이 사전 감지 레벨 이하가 되어야만 미리 전하를 펌핑하기 시작하므로 사전 감지 레벨을 적절하게 조절함으로써 전하 펌핑으로 인해 Vpp가 과도하게 상승하는 것을 막을 수 있다.

<23> 본 실시예에서는 감지 레벨을 두 개로 한정하고 있으나 감지 레벨의 개수는 실시예에 따라서 증가할 수 있다.

<24> 이하에서는 도면을 참조하여 본 발명의 실시예에 대하여 상세히 설명한다.

<25> 도 4는 본 발명에 의한 전압 발생장치의 일실시예를 나타내는 블록도이다.

<26> 본 실시예 의한 전압 발생장치는 두 개 이상의 감지레벨을 갖는 감지기(100), Vpp가 사전 감지 레벨을 지나서 목표 레벨에 도달하기 전에 동작 명령(ACT)이 입력되면 제

어신호를 출력하는 제어기(200), 제어기(200)에서 출력된 제어신호에 응답하는 서브 발전기(310) 및 메인 발전기(300), 서브 발전기(310)의 출력에 응답하는 서브 제어 드라이버(410), 서브 제어 드라이버에 응답하는 서브 펌프(510), 메인 발전기(300)에 응답하는 메인 제어 드라이버(400), 메인 제어 드라이버에 응답하는 메인 펌프(500)로 구성된다.

- <27> 본 발명에 의한 전압 발생장치의 동작에 대해서는 아래에서 설명한다.
- <28> 도 5는 본 발명에 의한 전압 발생장치의 동작을 나타내는 타이밍도이다.
- <29> 감지기(100)에서 사전 감지 레벨(det1) 및 목표 레벨(det2)을 감지한 경우 각각 사전 감지 레벨 신호(det1\_en) 및 목표 레벨 신호(det2\_en)를 활성화한다(t1, t2). 사전 감지 레벨 신호(det1\_en)가 활성화 되고 및 목표 레벨 신호(det2\_en)가 활성화되기 전(t\_det)에 동작 명령(ACT)이 입력되는 경우 제어기는 서브 펌프 제어신호(sub\_pump\_en)를 활성화한다. 서브 펌프 제어신호(sub\_pump\_en)가 활성화되면 서브 발전기(310), 서브 제어 드라이버(410), 및 서브 펌프(510)가 차례로 동작을 시작한다. 목표 레벨 신호(det2\_en)가 활성화 되는 경우에는 소정의 응답시간이 경과한 후에 메인 펌프(500)도 동작을 시작한다. 서브 펌프(510)가 펌핑 동작을 수행하는 시간은 동작 명령(ACT)의 종류에 따라서 결정된다. 이때 서브 펌핑이 수행되는 시간과 메인 펌핑이 수행되는 시간은 겹칠 수도 있다. 실시예에 따라서는 메인 펌핑이 수행되는 동안에는 서브 펌핑을 멈출 수 있다. t3는 감지기(100)에서 Vpp가 목표 레벨을 회복하였음을 감지한 시점이다. t4는 소정의 응답시간이 경과한 후 메인 펌프(500)에서 전하 펌핑을 멈춘 시점이다.
- <30> 도 6은 본 발명의 일실시예에 의한 전압 발생장치의 회로도이다.

<31> 도 6a는 두 개의 감지 레벨을 갖는 감지기(100)를 나타낸다.

<32> 감지기(100)는 전압  $V_{pp}$ 를 분배하여 두 개의 감지전압( $V_{pps1}$ ,  $V_{pps2}$ )을 만들어내는 감지부(120), 사전 감지 레벨에 대응하는 전압( $V_{rc1}$ )과 감지전압( $V_{pps1}$ )을 비교하는 제1 비교부(110), 및 목표 레벨에 대응하는 전압( $V_{rc2}$ )과 감지전압( $V_{pps2}$ )를 비교하는 제2 비교부(130)를 포함한다. 두 개의 감지 전압  $V_{pps1}$  및  $V_{pps2}$ 는 다음 식으로 표현된다.

<33> [수학식 2]

$$<34> \quad V_{pps1} = \frac{R_2 + R_3 + R_4}{R_1 + R_2 + R_3 + R_4} \times V_{pp}$$

<35> [수학식 3]

$$<36> \quad V_{pps2} = \frac{R_3 + R_4}{R_1 + R_2 + R_3 + R_4} \times V_{pp}$$

<37> 제1 비교부(110)는  $V_{rc1}$ 과  $V_{pps1}$ 을 비교하여  $V_{pps1}$ 이  $V_{rc1}$ 보다 작아지면 "하이"를 출력한다. 제2 비교부(130)은  $V_{rc2}$ 와  $V_{pps2}$ 를 비교하여  $V_{pps2}$ 가  $V_{rc2}$ 보다 작아지면 "하이"를 출력한다.

<38> 도 6b는 동작 명령(ACT)을 해석하는 장치에 대한 블록도로서 본 장치는 일반적으로 DRAM에 포함된다.

<39> 간단히 구성을 살펴보면 다음과 같다. 본 장치는 크게 명령 디코더(50), 뱅크 제어부(60), 및 어드레스 버퍼 및 디코더(70)로 구성된다. 명령 디코더는 칩 선택 신호(/CS), 로우 어드레스 스트로브 신호(/RAS), 칼럼 어드레스 스트로브 신호(/CAS), 및 라

이트 인에이블 신호(/WE)를 입력받아 해석하고 명령신호(CMD)를 출력한다. 명령신호(CMD)에는 활성화(Active), 리드(Read), 라이트(Write), 프리차지(Precharge), 리프레시(Refresh) 등이 있다. 어드레스 버퍼 및 디코더(70)는 어드레스를 입력받아 디코딩한다. 명령신호(CMD) 및 어드레스 버퍼 및 디코더(70)의 출력은 뱅크 제어부(60)에 입력된다. 뱅크 제어부(60)는 동작 신호(ACT)를 출력한다. 동작 신호(ACT)의 종류에는 각 뱅크 활성화(Each Bank Active), 각 뱅크 프리차지(Each Bank Precharge), 각 뱅크 리드(Each Bank Read), 각 뱅크 라이트(Each Bank Write) 등이 있다.

<40> 도 6c는 사전 감지 레벨 신호(det1\_en)가 활성화되고, 목표 레벨 신호(det2\_en)가 활성화되기 전에 동작 명령(ACT)이 입력된 경우 펌프 선택 신호(pmp\_sel)를 활성화시키는 회로이다.

<41> NAND 게이트(NAND1)은 목표 레벨 신호(det2\_en)를 인버팅한 신호와 사전 감지 레벨 신호(det1\_en)를 NAND 연산한다. NAND 게이트(NAND2)는 NAND1의 출력 신호를 인버팅한 신호와 동작 명령 신호(ACT)를 NAND 연산한다. NAND2의 출력은 사전 감지 레벨 신호(det1\_en)가 "하이"이고, 목표 레벨 신호(det2\_en)가 "로우" 인 경우에 동작 명령(ACT)이 입력되면 활성화 된다. 래치는 NAND2의 출력 신호를 래칭하여 펌프 선택 신호(pmp\_sel)로서 출력한다.

<42> 도 6d는 펌프 선택 신호(pmp\_sel)가 활성화 상태인 경우에 동작 명령(ACT)의 종류에 따라서 발진기 제어신호(sub\_osc\_en, osc\_en)를 달리 출력하는 회로이다.

<43> 본 실시예에서는 발진기 제어신호 sub\_osc\_en과 osc\_en이 서로 반대의 논리 레벨을 가지게 되어 서브 발진기(310)가 동작하는 경우에는 메인 발진기(300)가 동작을 하지

않는다. 그러나 서브 발진기(310)와 메인 발진기(300)가 동시에 동작할 수 있는지 여부는 실시예에 따라서 당업자가 용이하게 변경할 수 있는 사항이다.

<44> 멀티플렉서(214)에는 동작 명령(ACT)의 종류에 따라서 활성화가 지속되는 시간이 다른 복수개의 펄스가 입력된다. 이들 펄스를 생성하는 각각의 블록은 길이가 다른 지연 회로(211)를 포함한다. 지연회로(211)의 지연시간은 동작 명령(ACT)에 따라서 달라지도록 구성한다. 멀티플렉서(214)는 선택신호로서 동작 명령(ACT)을 사용하므로 동작 명령(ACT)의 종류에 따라서 발진기 제어신호(sub\_osc\_en)가 활성화 상태를 유지하는 시간이 달라진다.

<45> 서브 발진기(310)는 발진기 제어신호(sub\_osc\_en)가 활성화 상태에 있을 때만 발진 신호를 출력하므로 결국 동작 명령(ACT)에 따라서 펌핑하는 전하량을 조절할 수 있게 된다.

<46> 본 발명의 범위는 전술한 실시예에 의해 한정되지 않으며 청구범위에 의하여 정해진다. 당업자는 청구범위에 기재된 발명의 범위 내에서 본 발명의 실시예를 다양하게 변경할 수 있다.

#### 【발명의 효과】

<47> 본 발명에서는 메인 펌프가 동작하기 전에 서브 펌프를 동작시킴으로써 구동전압(Vpp)의 레벨이 과도하게 변동하는 것을 방지할 수 있다. 이로써 구동전압의 과도한 변동으로 유발될 수 있는 노이즈를 줄일 수 있으며, 구동전압의 변동폭이 작아지면 펌핑하는 전하의 양이 감소하게 되므로 Vpp 레벨을 유지하는데 소모되는 전력을 줄일 수 있다.

**【특허청구범위】****【청구항 1】**

출력전압이 제1 레벨 이하인 동안에 활성화되는 제1 감지신호 및 상기 출력전압이 상기 제1 레벨보다 낮은 제2 레벨이하인 동안에 활성화되는 제2 감지신호를 출력하는 감지기;

상기 제1 감지신호가 활성화되고 상기 제2 감지신호가 활성화되지 않은 상태에서 상기 동작 명령 신호가 입력되면 활성화되어 상기 동작 명령 신호의 종류에 따라 정해진 시간만큼 활성화 상태가 유지되는 제1 제어신호를 출력하고, 상기 제2 감지신호가 활성화되었을 때 활성화되는 제2 제어신호를 출력하는 제어기;

상기 제1 제어신호가 활성화 상태일 때 상기 출력전압을 부스트하는 서브 부스트 회로; 및

상기 제2 제어신호가 활성화 상태일 때 상기 출력전압을 부스트하는 메인 부스트 회로

를 포함하는 전압 발생장치.

**【청구항 2】**

제 1 항에 있어서, 상기 감지기는

상기 출력전압을 전압 분배하여 제1 감지전압 및 상기 제1 감지전압보다 낮은 제2 감지전압을 생성하는 감지전압 발생부;

상기 제1 감지전압과 상기 제1 레벨에 대응하는 제1 기준전압을 비교하여 상기 제1 감지전압이 상기 제1 기준전압 이하가 되었을 때 상기 제1 감지신호를 활성화하는 제1 비교부; 및

상기 제2 감지전압과 상기 제2 레벨에 대응하는 제2 기준전압을 비교하여 상기 제2 감지전압이 상기 제2 기준전압 이하가 되었을 때 상기 제2 감지신호를 활성화하는 제2 비교부

를 포함하는 것을 특징으로 하는 전압 발생장치.

### 【청구항 3】

제 1 항에 있어서, 상기 제어기는

상기 제1 감지신호가 활성화되고 상기 제2 감지신호가 활성화되지 않은 상태에서 상기 동작 명령 신호가 입력되었을 때 출력신호를 활성화하는 동작 탐지기;

상기 동작 탐지기의 출력신호를 래칭하는 래치; 및

상기 래치의 출력신호 및 상기 동작 명령 신호가 활성화되면 상기 제1 제어신호를 활성화하고 상기 동작 명령 신호의 종류에 따라서 정해진 시간만큼 상기 제1 제어신호의 활성화 상태를 유지하는 서브 부스트 회로 제어기

를 포함하는 것을 특징으로 하는 전압 발생장치.

### 【청구항 4】

제 3 항에 있어서, 상기 서브 부스트 회로 제어기는



각각 상기 동작 명령 신호와 상기 래치의 출력신호를 조합하여 소정의 시간동안 활성화된 펄스를 생성하는 복수개의 펄스 생성 블록; 및

선택신호로서 상기 동작 명령 신호를 사용하며 상기 복수개의 펄스 생성 블록에서 출력된 펄스들 중에서 상기 선택신호에 부합하는 펄스를 선택하여 상기 제1 신호로서 출력하는 멀티플렉서

를 포함하는 것을 특징으로 하는 전압 발생장치.

#### 【청구항 5】

제 4 항에 있어서, 상기 펄스 생성 블록은

상기 래치의 출력신호와 상기 동작 명령 신호를 NAND 연산하는 제1 연산기;

상기 제1 연산기의 출력신호를 상기 동작 명령 신호의 종류에 따라 정해진 소정의 시간동안 지연시키는 인버터 체인; 및

상기 제1 연산기의 출력신호와 상기 인버터 체인의 출력신호를 NAND 연산하는 제2 연산기

를 포함하는 것을 특징으로 하는 전압 발생장치.

#### 【청구항 6】

제 1 항에 있어서, 상기 메인 부스트 회로는

상기 제2 제어신호가 활성화 상태일 때 발진 신호를 출력하는 발진기;

상기 발진 신호를 디코딩하여 커패시터 프리차지 신호 및 전하 운송 신호를 출력하는 제어 드라이버; 및

상기 커패시터 프리차지 신호가 활성화되면 커패시터에 전하를 충전하고 전하 운송신호가 활성화되면 상기 충전된 전하를 펌핑하여 상기 출력전압을 부스팅하는 펌프회로

를 포함하는 것을 특징으로 하는 전압 발생장치.

#### 【청구항 7】

제 1 항에 있어서, 상기 서브 부스트 회로는

상기 제2 제어신호가 활성화 상태일 때 발진 신호를 출력하는 발진기;

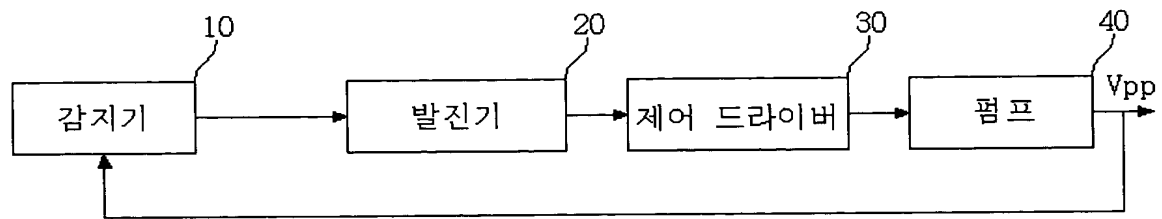
상기 발진 신호를 디코딩하여 커패시터 프리차지 신호 및 전하 운송 신호를 출력하는 제어 드라이버; 및

상기 커패시터 프리차지 신호가 활성화되면 커패시터에 전하를 충전하고 전하 운송신호가 활성화되면 상기 충전된 전하를 펌핑하여 상기 출력전압을 부스팅하는 펌프회로

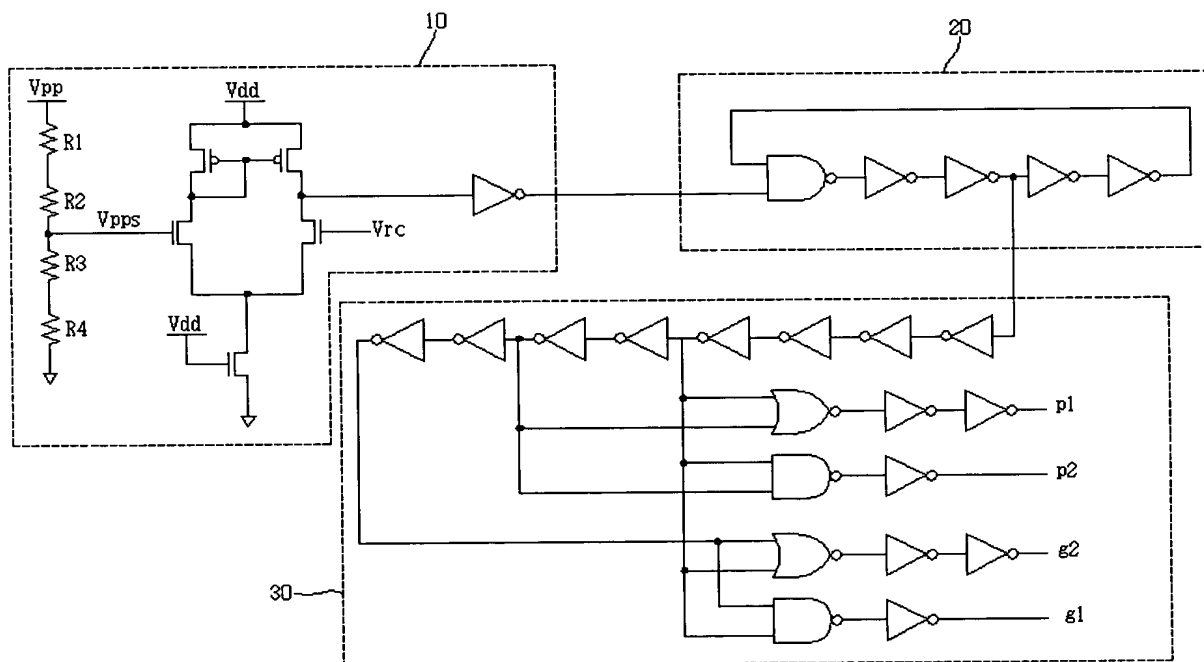
를 포함하는 것을 특징으로 하는 전압 발생장치.

## 【도면】

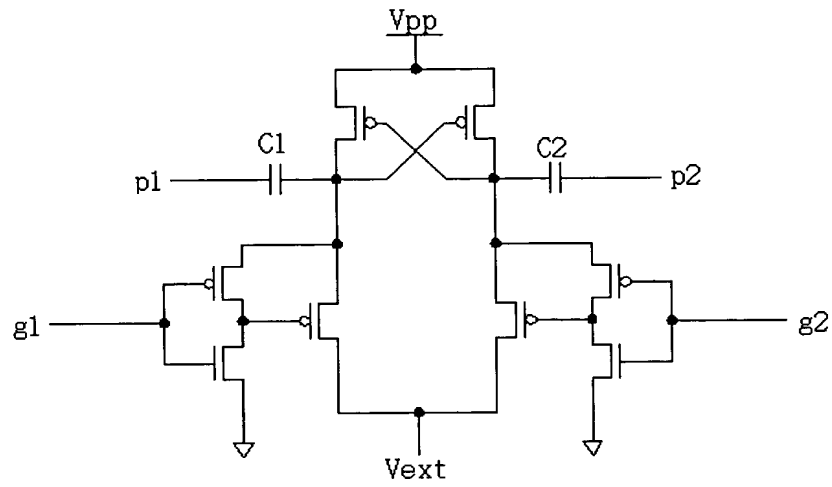
【도 1】



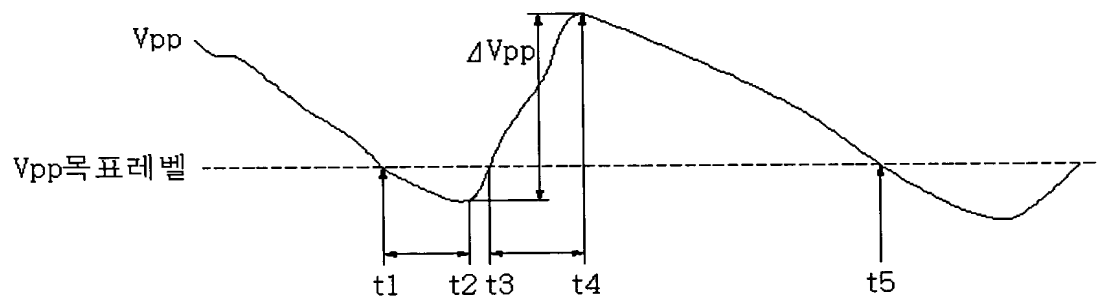
【도 2a】



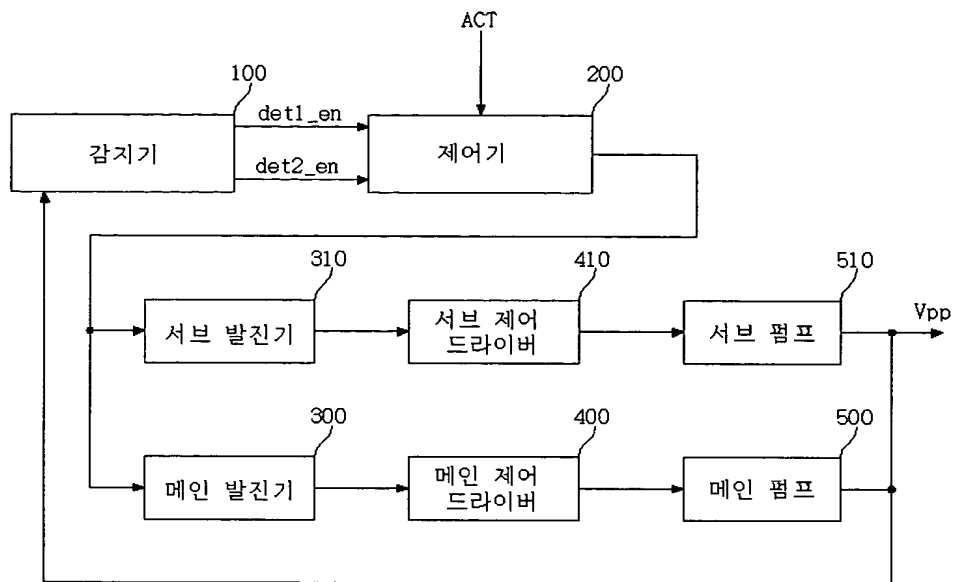
【도 2b】



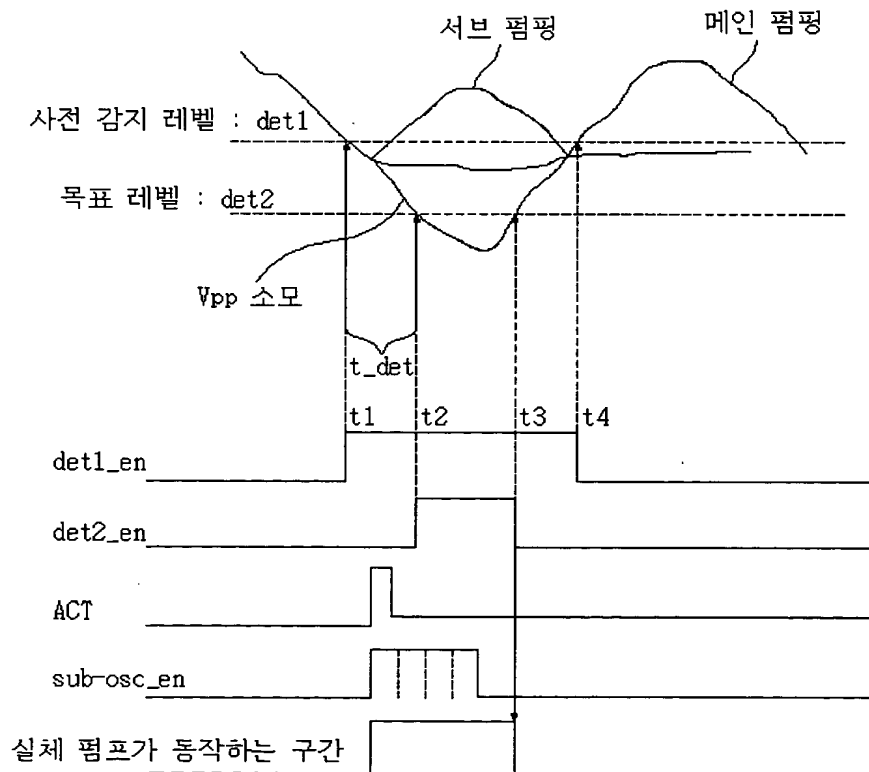
【도 3】



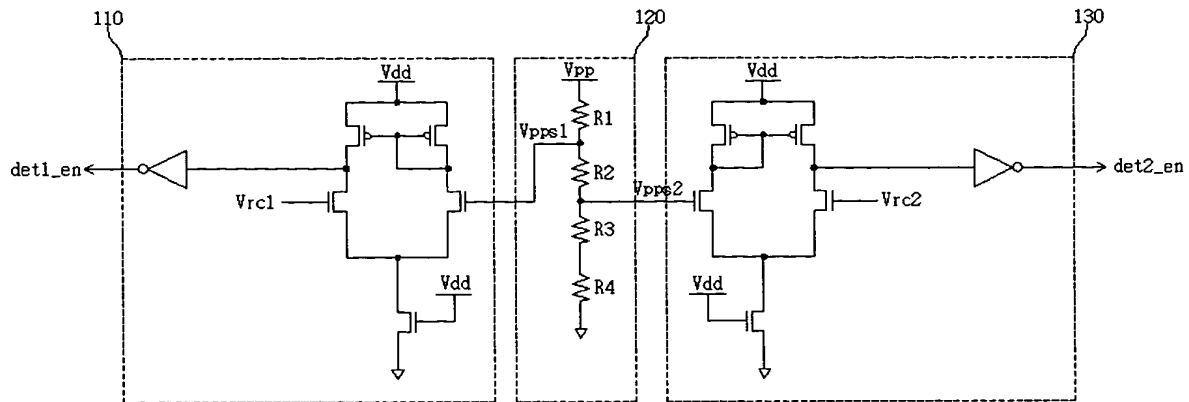
【도 4】



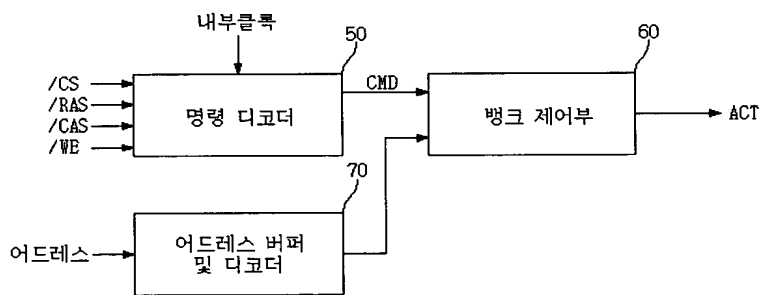
【도 5】



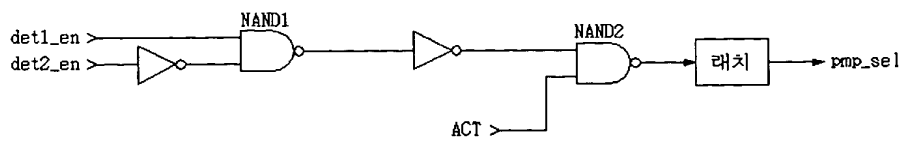
【도 6a】



【도 6b】



【도 6c】



【도 6d】

